

**CI210 - Projetos Digitais e Microprocessadores**  
**Primeira Prova de 2002-1 (05jul02)**

1) Projete um contador síncrono de três bits que incrementa (i=1) e decrementa (i=0). A entrada 'i' determina o sentido da contagem. Use flip-flops do tipo D. O sinal de reset=0 inicializa o contador em zero e este sinal pode ser assíncrono. [5 pontos]

2) Projete um circuito combinacional que permite efetuar deslocamento de qualquer número de bits. O circuito possui 16 bits de entrada e 16 bits de saída. A saída é uma cópia da entrada mas deslocada 'n' posições, n={0..15}. Quando n=15, s15=i0. O deslocamento é aritmético. [5 pontos]

3) Projete um microcontrolador que pode seguir uma de várias seqüências distintas. Uma entrada de 4 bits de largura determina qual das 16 possíveis seqüências será seguida. Suponha que cada seqüência possui no máximo 32 microinstruções. Ao final de cada seqüência, o contador é re-inicializado. [10 pontos]

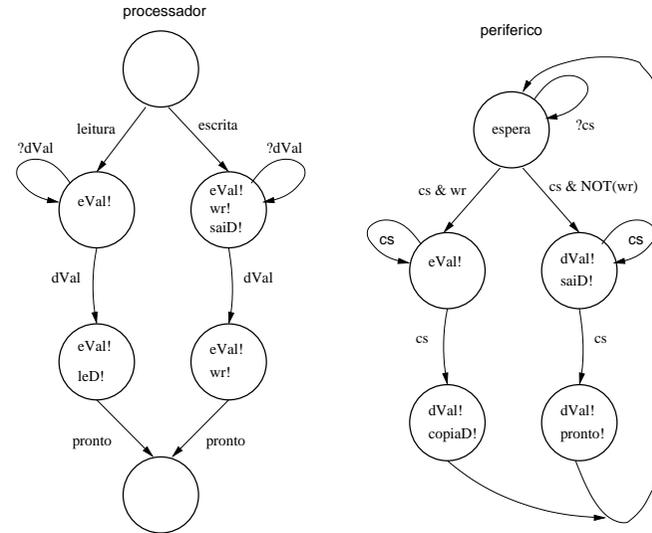
**Segunda Prova de 2002-1 (20set02)**

1) O barramento de memória do Mico-v5 é um barramento síncrono porque o processador decide quando os dados estão disponíveis - o controlador do Mico ativa o sinal dVal um ciclo após ativar o sinal eVal.

Suponha que o sistema de memória deva ser alterado para suportar um barramento assíncrono. Neste tipo de barramento, o dispositivo endereçado pelo processador (periférico ou memória) é quem ativa o sinal dVal, somente quando o dispositivo decidir que os dados estão disponíveis. Isso permite que tanto a memória quanto os periféricos operem assincronamente com relação ao processador. A ligação entre a porta paralela e a impressora é um exemplo de barramento assíncrono.

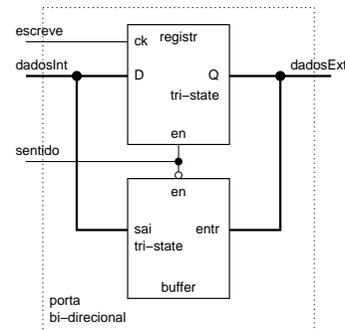
1.1) Desenhe um diagrama de tempos com um ciclo de leitura e um ciclo de escrita em um barramento assíncrono. Seu diagrama deve conter o sinal de clock do processador, eVal, dVal, WR, cs (chip-select), dados e endereços. [5 pontos]

1.2) Desenhe dois diagramas de estado, um para a máquina de estado que define o comportamento dos sinais do barramento controlados pelo processador, e outro diagrama para a máquina de estado que define o comportamento dos sinais de barramento controlados pelo periférico. [10pts]



legenda:  
 ?sinal - espera sinal ficar ativo  
 sinal! - ativa saída

2) Projete o circuito de uma porta paralela de 8 bits. Esta porta possui um sinal de controle chamado 'sentido' que define o seu modo de operação. Se 'sentido=1' o dispositivo deve se comportar como uma porta de saída, caso contrário, o comportamento é o de uma porta de entrada. [10 pontos]



3) O diagrama abaixo mostra os blocos do Mico-v5. Desenhe todas as ligações adicionais, que julgar necessárias, ao circuito de dados para implementar a instrução ADDM, definida abaixo.

```
ADDM r1, desl(r2) # r1 := r1 + mem[(r2+desl)]
```

Defina o comportamento do processador durante a execução da instrução ADDM através de um novo ramo da máquina de estados. Indique CLARAMENTE quais sinais de controle são ativos em cada estado. Indique no diagrama os sinais de controle. Desenhe somente o ramo necessário da máquina de estados. [15 pontos] Responda esta questão na folha com o diagrama.

**Exame Final de 2002-1 (30set02)**

1) Um problema que pode ocorrer com circuitos combinacionais são as "corridas" entre sinais, fazendo com que o comportamento dinâmico dos circuitos seja diferente do comportamento previsto nas equações lógicas que descrevem o circuito. Use esta característica para projetar um circuito detector de bordas: se ocorre uma borda ascendente, ou descendente, no sinal de entrada, a saída produz um pulso. [10 pontos]

2) O quadro abaixo contém a codificação das instruções do Mico-v5. Suponha que seja necessária a introdução de 13 novas instruções. Projete uma nova codificação para as instruções que acomode as novas instruções, se isso for possível. As novas instruções são chamadas de x01 a x13 e somente necessitam de opcode pois não possuem operandos. [40 pontos]

Instr.	Opcode	Regs/Op	Const/Ender	Comentário (xxx = don't care)
#	bits-->	15 12 11 9 8 6 5 0		
1	ULA r,s	0001	rrr sss xxxuuu	uuu definidos para a ULA rrr = registrador fonte-destino sss = registrador, 2ndo operando
2	addi r,c	0010	rrr xcc cccccc	ccccccc = constante de 8 bits
3	clr	0011	rrr xxx xxxxxx	\$r := 0
4	dCC d	0100	CCd ddd dddddd	CC na tabela de condições
5	dmCC d	0101	CCd ddd dddddd	CC na tabela de condições
6	ld r,d(b)	0110	bbb rrr dddddd	d/5..0/ deslocamento de 6 bits
7	st r,d(b)	0111	bbb rrr dddddd	d/5..0/ deslocamento de 6 bits
8	j e	1000	eee eee eeeee	e/11..0/ endereço da próx. instr
9	jal e	1001	eee eee eeeee	e/11..0/ endereço da próx. instr
a	jr	1010	xxx rrr xxxxxx	
b	hi r,c	1011	rrr xcc cccccc	\$r/15..8/ := c, \$r/7..0/ permanecem
c	in r	1100	xxx rrr eeeee	[endereço será ignorado]
d	out r	1101	xxx rrr eeeee	[endereço será ignorado]
e	nop	1110	xxx xxx xxxxxx	
f	halt	ffff	xxx xxx xxxxxx	

3) O diagrama abaixo mostra os blocos do Mico-v5. Desenhe todas as ligações adicionais que julgar necessárias ao circuito de dados para implementar as instruções CALL e RET, definida abaixo.

```
CALL ender      # mem[--($r7)] = PC; PC = ender;
RET             # PC = mem[($r7)++];
```

Defina o comportamento do processador durante a execução das instruções CALL e RET através de novos ramos da máquina de estados, e indique CLARAMENTE quais sinais de controle são ativos em cada estado. Desenhe somente os ramos necessários da máquina de estados. Indique também no diagrama os sinais de controle. [50 pontos] Responda esta questão na folha com o diagrama.

