

Disciplina CI212 - Organização e Arq. de Computadores - Projeto2: Cache

O objetivo deste projeto é obter uma compreensão mais profunda da hierarquia de memória, verificando de forma prática o funcionamento de uma memória cache. O aluno deverá implementar diferentes alternativas de memória cache. Primeiramente, uma memória cache de mapeamento direto com capacidade “fictícia” para 256 Kbytes de dados. Como o importante é o teste de acessos a memória, o efetivo armazenamento de dados não será necessário e o espaço dos dados deve ser poupado. O aluno deverá utilizar dois programas simples, disponíveis em: http://www.nr2.ufpr.br/~marco/projeto_cache/prog_teste, para gerar os endereços de acesso à cache, e dados estatísticos do livro texto (proporção de *loads* e *stores*), definindo quando o acesso será uma escrita ou uma leitura. Por exemplo, (lw 25%, sw 10%, tipo-R 52%, branch 11%, jump 2%). A cada acesso, a informação de acerto ou falta na cache deve ser coletada para análise.

Repetir o processo para duas outras implementações de cache, de mesma capacidade: uma associativa de 2 vias e outra associativa de 4 vias. Compare a taxa de acertos relativa entre as 3 implementações. O(s) aluno(s) deverão entregar o trabalho em um arquivo login1(_login2_login3).tar.bz2, cuja descompactação gere uma pasta login1_(login2_login3).

Esta pasta deverá conter:

1. O código do circuito das diferentes implementações de cache;
2. O código do testbench utilizado para alimentar o circuito e o benchmark gerador dos endereços;
3. Um relatório detalhando como foram realizados os testes e os resultados obtidos.

PS: Envie o trabalho para o endereço ci212ufpr AT gmail.com